

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

none

none

none

© EPODOC / EPO

PN - JP4335703 A 19921124
PD - 1992-11-24
PR - JP19910133275 19910510
OPD - 1991-05-10
TI - VOLTAGE CONTROLLED OSCILLATOR
IN - SUZUKI MASAHIKO
PA - FUJITSU LTD.
IC - H03B5/18

© WPI / DERWENT

TI - Voltage-controlled microwave oscillator - has dielectric resonator connected to midpoint of strip line by which two oscillator circuits are interconnected NoAbstract
PR - JP19910133275 19910510
PN - JP4335703 A 19921124 DW199301 H03B5/18 005pp
PA - (FUIT) FUJITSU LTD
IC - H03B5/18
OPD - 1991-05-10
AN - 1993-006111 [01]

© PAJ / JPO

PN - JP4335703 A 19921124
PD - 1992-11-24
AP - JP19910133275 19910510
IN - SUZUKI MASAHIKO
PA - FUJITSU LTD
TI - VOLTAGE CONTROLLED OSCILLATOR
AB - PURPOSE:To obtain two output signals with a different oscillation frequencies by using one dielectric resonator.
- CONSTITUTION:The phases of the resonance system of 1st and 2nd oscillation circuits 10, 20 are respectively alpha1, alpha2 by varying the position of a dielectric resonator 1 connecting to a strip line 12 and since the circuits are oscillated at cross points between the phases alpha1, alpha2 and phases beta1, beta2 of negative resistance caused in the active elements of the circuits 10, 20, 1st and 2nd output signals of a different frequency are outputted from the 1st and 2nd oscillation circuits 10,20. Moreover, a length of a line from the connecting position of the dielectric resonator 1 at the strip line 12 till an input terminal of a control voltage VT1 of the 1st

none

none

none

none

none

none

oscillation circuit 10 is selected to be a length corresponding to 1/4 of a wavelength λ_{dag2} . with respect to the frequency of the 2nd output signal and a length of a line from the connecting position of the dielectric resonator 1 at the strip line 12 till an input terminal of a control voltage VT2 of the 2nd oscillation circuit 20 is selected to be a length corresponding to 1/4 of a wavelength λ_{dag1} with respect to the frequency of the 1st output signal, then mutual effect between both the oscillation circuits 10, 20 is avoided.

- H03B5/18

none

none

none

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-335703

(43)公開日 平成4年(1992)11月24日

(51)Int.Cl.⁵

H 03 B 5/18

識別記号 庁内整理番号

D 9182-5J

F I

技術表示箇所

審査請求 未請求 請求項の数1(全5頁)

(21)出願番号	特願平3-133275	(71)出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
(22)出願日	平成3年(1991)5月10日	(72)発明者	鈴木 雅彦 宮城県仙台市青葉区一番町1丁目2番25号 富士通東北デジタル・テクノロジ株式 会社内
		(74)代理人	弁理士 松本 昂

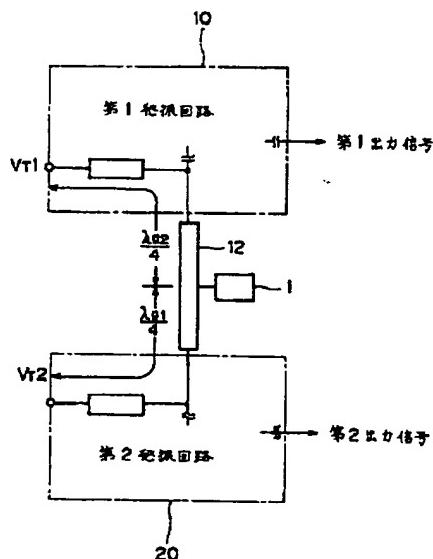
(54)【発明の名称】 電圧制御発振器

(57)【要約】 (修正有)

【目的】本発明は1つの誘電体共振器によって、2つの異なる発振周波数の出力信号を得ることができる電圧制御発振器を提供することを目的とする。

【構成】1つの誘電体共振器1を用いた電圧制御発振器において、同一基板上にストリップ線路12で接続された第1発振回路10と第2発振回路20とを構成し、各回路が相互に影響を与えることなくそれぞれ異なる周波数の信号を出力するように構成する。

本発明の原理図



1

2

【特許請求の範囲】

【請求項1】 誘電体共振器を用いた電圧制御発振器において、同一基板上に能動素子及び受動素子を用いて第1発振回路(10)と第2発振回路(20)とを構成すると共に、該第1及び第2発振回路(10, 20)をストリップ線路(12)で接続し、該ストリップ線路(12)の任意位置に誘電体共振器(1)を接続し、該ストリップ線路(12)における該誘電体共振器(1)の接続位置から該第1発振回路(10)の制御電圧(V_{t1})入力端までの線路長を該第2発振回路(20)の第2出力信号の周波数の波長(λg_2)の $1/4$ に対応する長さにし、該接続位置から該第2発振回路(20)の制御電圧(V_{t2})入力端までの線路長を該第1発振回路(1)の出力信号の周波数の波長(λg_1)の $1/4$ に対応する長さにして構成したことを特徴とする電圧制御発振器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は誘電体共振器を用いた電圧制御発振器に関する。

【0002】 この種の電圧制御発振器は通信装置の局部発振器等に適用されるものであり、近年の通信装置等の多様化及び小型化等の要求に伴って、異なる発振周波数を得ることができ、且つ通信装置等の小型化に寄与することが出来る電圧制御発振器が要望されている。

【0003】

【従来の技術】 図3は、従来の電圧制御発振器の回路構成図である。

【0004】 1は誘電体共振器であり、準マイクロ波帯付近の周波数で共振するものであり、Dはパラクタダイオードである。

【0005】 C1～C5はコンデンサである。コンデンサC1は誘電体共振器1とパラクタダイオードDとを結合するためのものであり、コンデンサC2は誘電体共振器1と発振用のトランジスタTrとを結合するためのものである。また、コンデンサC3, C4はトランジスタTrの負性抵抗発生用のものであり、コンデンサC5はDCカット用のものである。

【0006】 このような回路構成の電圧制御発振器においては、図4に示すようにスミスチャート上で誘電体共振器を中心とする共振系の軌跡50と、共振周波数f₀付近で発生しているトランジスタTrの負性抵抗の軌跡51とが交差する部分で発振する。

【0007】 また、電圧制御発振器において、発振周波数とその周波数の可変幅を決定するものは、主にパラクタダイオードD、誘電体共振器1及びコンデンサC1, C2であり、発振周波数を変化させる場合は、制御電圧V_tを変えることによって行う。制御電圧V_tを変化させることによって、パラクタダイオードDの容量が変化し、コンデンサC1, C2との合成容量が変わり、これによって発振周波数が変化する。従って、所望とする周

10

20

30

40

50

波数の出力信号を得ることが出来る。

【0008】

【発明が解決しようとする課題】 ところで、上述した電圧制御発振器においては、コンデンサC1を大きな値に選べば可変幅を大きく取れるが、発振周波数は低くなり、逆にコンデンサC1を小さな値に選ぶと可変幅は小さくなってしまう。このためそれら2つの特性がある程度満足させるようにコンデンサC1, C2の値を決めているので、そう大きく可変幅を取ることはできない。

【0009】 特に、使用部品の特性のバラツキ等を考慮し、一般的には可変幅を発振周波数の±5%程度の帯域幅にしている。

【0010】 また、1つの誘電体共振器1で発振可能な周波数範囲も限られるために、異なる周波数、例えば800MHzと900MHzのような2つの周波数の信号が必要な場合は、上述したように制御電圧V_tで周波数を可変したとしても何方か一方しか得ることができないこともあります。2つの誘電体共振器を用いて別々に回路設計しなければならない。

【0011】 つまり、電圧制御発振器が2つ必要となる。このことは例えば前記したような異なる周波数の信号を必要とし、且つなるべく小型化を図りたいような通信装置等にあっては、電圧制御発振器を2つ用いなければならないために、小型にできないと言った問題が生じる。

【0012】 本発明は、このような点に鑑みてなされたものであり、1つの誘電体共振器によって、2つの異なる発振周波数の出力信号を得ることができる電圧制御発振器を提供することを目的としている。

【0013】

【課題を解決するための手段】 図1に本発明の原理図を示す。図中、10, 20は第1及び第2発振回路であり、同一基板上に能動素子及び受動素子を用いて構成されたものである。

【0014】 12はストリップ線路であり、第1及び第2発振回路10, 20を接続するものである。1は誘電体共振器であり、ストリップ線路12の任意位置に半田付けによって接続されている。

【0015】 また、ストリップ線路12における誘電体共振器1の接続位置から第1発振回路10の制御電圧V_{t1}入力端までの線路長は、第2発振回路20の第2出力信号の周波数の波長 λg_2 の $1/4$ に対応する長さに形成されており、同接続位置から第2発振回路20の制御電圧V_{t2}入力端までの線路長は、第1発振回路10の第1出力信号の周波数の波長 λg_1 の $1/4$ に対応する長さに形成されている。

【0016】

【作用】 上述した本発明によれば、ストリップ線路12に接続する誘電体共振器1の位置を変えることによっ

て、第1及び第2発振回路10, 20の共振系の位相がそれぞれ α_1 , α_2 となり、この α_1 , α_2 と、各回路10, 20の前記能動素子で発生させる負性抵抗の位相 β_1 , β_2 の交点で発振するので、各位相 α_1 , α_2 , β_1 , β_2 を変えることによって、第1及び第2発振回路10, 20から異なる周波数の第1及び第2出力信号を出力させることができる。

【0017】また、ストリップ線路12における誘電体共振器1の接続位置から第1発振回路10の制御電圧 V_{r1} 入力端までの線路長を、第2出力信号の周波数の波長 λg_1 の $1/4$ に対応する長さとし、同接続位置から第2発振回路20の制御電圧 V_{r2} 入力端までの線路長を、第1発振回路10の第1出力信号の周波数の波長 λg_1 の $1/4$ に対応する長さとするので、双方の発振回路10, 20同士が相互に影響を与えることはない。

【0018】

【実施例】以下、図面を参照して本発明の一実施例について説明する。図2は本発明の一実施例による電圧制御発振器の回路構成図である。

【0019】本発明の電圧制御発振器の特徴とすることは、1つの発振器で2つの異なる周波数の出力信号を得られるようにしたことであり、図2に示すように、図示せぬ同一基板上に形成した第1発振回路10と第2発振回路20とから構成されている。

【0020】第1発振回路10において、Tr1は発振用トランジスタ、D1はパラクタダイオード、L1はコイル、11はマイクロストリップ線路、C1～C5はコンデンサである。コンデンサC1は誘電体共振器1とパラクタダイオードD1との結合用のもの、コンデンサC2は誘電体共振器1とトランジスタTr1との結合用のもの、コンデンサC3, C4はトランジスタTr1で負性抵抗を発生されるためのある定数のコンデンサ、コンデンサC5はDCカット用のものである。

【0021】第2発振回路20においても同様の構成としているが、コンデンサC1'～C4'の定数を第1発振回路10のコンデンサC1～C4の定数と異なる数値に設定している。

【0022】また、第1発振回路10と第2発振回路20とは、図示するようにマイクロストリップ線路12で接続されており、このマイクロストリップ線路12に誘電体共振器1が接続されている。 V_{r1} 及び V_{r2} は制御電圧である。

【0023】ここで、このような2つの異なる周波数の出力信号を得る際の電圧制御発振器を構成する場合を考えてみる。但し、第1発振回路10の第1出力信号の周波数を800MHzとし、第2発振回路20の第2出力信号の周波数を900MHzとする。

【0024】まず、第1発振回路10のトランジスタTr1において、800MHzの周波数の際に負性抵抗が目安として10dB程度取れるように、コンデンサC3

及びC4の値を決定する。

【0025】次に、第2発振回路20のトランジスタTr2において、900MHzの周波数の際に負性抵抗が目安として10dB程度取れるように、コンデンサC3'及びC4'の値を決定する。

【0026】誘電体共振器1として、波長 $\lambda g/4$ のTEM(Transverse Electromagnetic Waves)共振器を用いるとすると、誘電体共振器1のリード端子1a側がオープン端となり、反対側がショート端となる。このような誘電体共振器1のリード端子1aを半田付けによってマイクロストリップ線路12の任意位置に接続する。

【0027】この後、第1発振回路10において、トランジスタTr1で発生させている負性抵抗の大きさ及び位相と、誘電体共振器1とパラクタダイオードD1を合わせた共振系の位相及び損失とを矢印30で示す点で観測し、2つの位相が近づき且つ共振系の損失が負性抵抗よりも小さくなるように、コンデンサC1及びC2を調整して希望周波数(800MHz)で発振させる。

【0028】この時、第2発振回路20側が影響しないように、誘電体共振器1を半田付けした点から矢印31で示す点までの線路長を、800MHzの波長 λg_1 の $1/4$ に対応する長さにする。

【0029】第2発振回路20においても第1発振回路10と同様に回路定数の設定を行うと共に、第1発振回路10側が影響しないように、誘電体共振器1を半田付けした点から矢印32で示す点までの線路長を、900MHzの波長 λg_2 の $1/4$ に対応する長さにして、900MHz付近で発振されればよい。

【0030】また、1つしか用いない誘電体共振器1は波長 $\lambda g/4$ のTEM共振器で、リード端子1a側がオープン端であるため、誘電体共振器1の位相がショート側にくるようにコンデンサC1、また、誘電体共振器1のリード端子1a側と矢印30までの間のストリップ線路長を調整し、C1及びストリップ線路12の組み合わせで位相をショート側に合わせてやる。ここで、誘電体共振器1の共振周波数は900MHzよりも少し高めのものを使用し、コンデンサC1容量の微調整を行い、発振周波数を800MHzと900MHzとすることができる。

【0031】以上説明したように、本発明によれば1つの電圧制御発振器によって、2つの異なる周波数の第1及び第2出力信号を得ることが出来る。

【0032】尚、本発明には $\lambda g/4$ TEM共振器の例をあげたが、 $\lambda g/2$ TEM共振器の場合も同様の作用効果を得る事ができる。

【0033】

【発明の効果】以上説明したように、本発明によれば、1つの電圧制御発振器によって、2つの異なる発振周波数の出力信号を得ることができる効果があるので、異なる周波数の信号を必要するために今まで2つの電圧制御

5

発振器が搭載されていた通信装置等に適用すれば、その装置全体の小型化を図ることが可能となる。

【図面の簡単な説明】

【図1】本発明の原理図である。

【図2】本発明の一実施例による電圧制御発振器の回路構成図である。

【図3】従来の電圧制御発振器の回路構成図である。

【図4】負性抵抗の軌跡と共振系の軌跡とを示したスミ

6

スチャートである。

【符号の説明】

1 誘電体共振器

10 第1発振回路

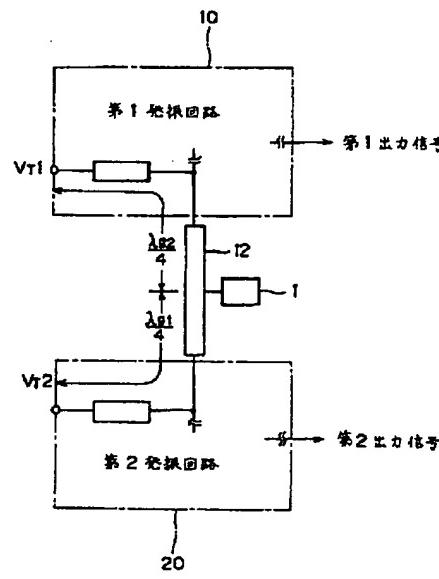
20 第2発振回路

12 ストリップ線路

V_{T1}, V_{T2} 制御電圧

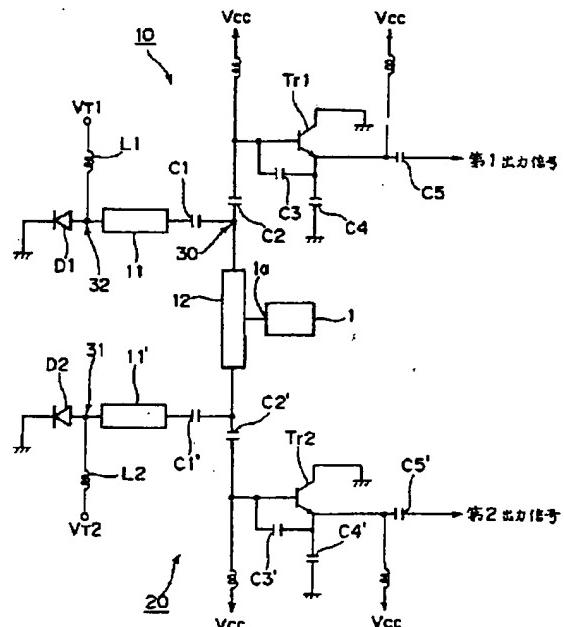
【図1】

本発明の原理図



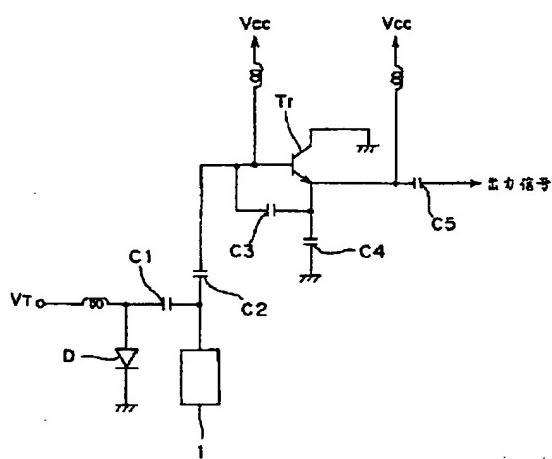
【図2】

一実施例による電圧制御発振器の回路構成図



【図3】

従来の電圧制御発振器の回路構成図



【図4】

負性抵抗の軌跡と共振系の軌跡
を示したスミスチャート